有源二分频音频放大电路

徐宏铭 廖权钦 熊宇明

**摘要**：以FPGA和NIOS II嵌入式处理器为控制核心，设计并制作了有源二分频音频放大电路。本系统通过ADS805采集预处理放大后的信号并将其传递给FPGA进行分析处理，FPGA将处理好的Vg控制数据传递给VCA824，从而实现自动增益控制功能。将放大后的信号分两路通过高通滤波器和低通滤波器，并且使用两片LM1875进行功率放大，最后以两个功率电阻作为负载输出音频信号。系统能够将在一定范围内波动的较小幅度音频信号放大到有效值为2.1V的音频信号，并能较好地将高低频信号成分分离，并且输出功率达到4W以上。经测试，该系统输入电阻约为50kOhm，高通滤波器在10kHz~20kHz带内波动小于2dB，低通滤波器在100Hz~1kHz带内波动小于3dB，为高频负载提供功率不小于3W的不失真信号，为低频负载提供不小于5W的不失真信号。系统反应迅速，噪声小，放大信号无明显失真且功率较高，各项指标均达到题目要求，同时具有系统稳定可靠，输入信号可调范围大的优点。

**关键词：**自动增益控制；有源分频；功率放大

# **一、系统方案**

## **1.1 方案比较与选择**

### **1.1.1 AGC电路设计方案**

**方案一：采用模拟AGC电路。**利用结型场效应管工作在可变电阻区，通过改变场效应管源漏极间的电阻来控制运算放大器的放大倍数，进而实现自动增益控制。

**方案二： 采用数字AGC电路。**由AD转换器将输出电压传入FPGA进行分析，再由DA转换器加运算放大器输出模拟增益控制信号传递给VGA，进而实现自动增益控制。

**方案比较：**两个方案都需要进行闭环控制来达到自动增益控制的目的。但是方案一的优点是电路较为简单，易于实现，成本相对较低，且输出无高频噪声；同时它的缺点是电路对非线性元件工作区域要求高，难以调试，受温度影响大。方案二虽然成本较高，但是利用高位D/A转换器可以获得很宽的动态增益范围，并且可以通过控制算法提高控制精度，并且更易于调试。故选择方案二。

### **1.1.2 检波方案**

**方案一：采用峰值检波法。**先初始化一个标志寄存器，将AD采集值与此值进行比较，若初值小于此值，则将更大的采集值寄存在初值寄存器中，经过固定个时钟周期后读取初值寄存器中的值，经过算法转换后即可检出峰值。

**方案二：采用均方根检波法。**将N个时钟周期内AD采集值求平方和再除以N，最后开根号获得AD采集值的均方根。以此为波的有效值。

**方案比较：**两方案都需要经过高速模数转换器进行峰值的采集，但是两者对数据的处理方式不同。方案一计算量小，算法简单，但是测量值受交流噪声影响大，结果波动较为明显。但是方案二虽然算法较为复杂，但是有效的通过算法减小了AD采集时噪声带来的误差，结果无明显波动。综上考虑，本系统采用方案二。

### **1.1.3 滤波器选择方案**

**方案一：有源滤波器。**在传统RC滤波电路中加入运算放大器。

**方案二：无源滤波器。**利用阻容元气件的LC谐振特性进行滤波。

**方案比较：**方案一具有自适应功能，带负载能力强，并且滤波特性不受系统阻抗的影响，但是成本较高。方案二则成本较低，但是只能滤除固定次数的谐波，受系统其他元件影响较大。故选择方案一。

### **1.1.4 功率放大器选择方案**

**方案一：模拟信号功率放大器（AB类）。**利用两个协同工作的晶体管，两者的导通角大约为180度和360度，活跃度较高，交替放大信号，输出为模拟信号。

**方案二：脉冲调制信号（PWM）功率放大器。**利用电感电容等元件来减少导通时间角，来提供不同调制度的PWM信号，并且通过场效应管进行信号的放大。输出为PWM波。

**方案比较：**方案一效率较低但是电路易于设计与调试，对电路参数要求相对较低，并且失真度较小。方案二的理想效率极高，但是设计难度大，线性度差。综合考虑，故选择方案一。

## **1.2 有源二分频音频放大电路系统方案描述**

有源二分频音频放大电路的总体方案框图如图1.1所示，总体方案如下：系统输入端通过射极跟随器提高输入阻抗，保证输入信号的稳定。将VCA824、ADS805、TLV5638与FPGA相连接形成闭环控制电路，通过ADS805采集输出电压值传递给FPGA，经处理后，输出电压控制信号，通过TLV5638进行数模转换后传递给VCA824，完成自动增益控制。放大后的信号经过两路四阶巴特沃斯高通、低通滤波器，实现有源二分频。将高低频信号分别通过由LM1875为核心的功率放大电路，最终输出不低于2W、4W的高低频音频信号。



图1.1 系统总体方案框图

# **二、理论分析与计算**

## **2.1 测量理论分析与计算**

### **2.1.1 VCA824的自动增益控制计算**

VCA824的自动增益控制电路如图2.1所示。根据电路相关原理和VCA824的管脚工作机制，计算得电路增益表达式为：



其中，为反馈电阻，为增益电阻，为增益控制管脚的电压。



图2.1 自动增益控制电路原理图

### **2.1.2 均方根检波计算**

均方根即是RMS（Root mean square），在电路中指电压的有效值。其数学计算式如下：



由于AD只能传回离散的数值，于是我们在N次的FPGA时钟内可以采集N个AD传回的数值，对其进行离散的均方根计算，计算式如下：



# **三、电路与程序设计**

## **3.1 电路设计**

## **3.1.1 自动增益控制电路设计**

自动增益控制电路以可变增益放大器VCA824为核心，配合低噪声的精密运算放大器OPA827和高位宽双路数模转换器TLV5638及低噪声、低温漂、高精度基准电压芯片REF5020组成。首先FPGA传入的数字增益控制信号经过TLV5638转换成模拟信号，因为管脚需要正负电压，所以将TLV5638的正输出经过OPA827进行运算放大引入负偏置，最后传入VCA824的 管脚，实现自动增益控制。自动增益控制电路原理图如图3.1所示。



图3.1 自动增益控制电路原理图

## **3.1.2 高通滤波器电路设计**

高通滤波器主要由OPA1611和RC高通电路组成，其原理图如图3.2所示。



图3.2 高通滤波器

## **3.1.3 输出电阻测量电路设计**

低通滤波器主要由OPA1611和RC低通电路组成，其原理图如图3.3所示。



图3.3 低通滤波器

## **3.1.4 功率放大器电路设计**

功率放大器电路主要由两路LM1875组成，电路原理图如图3.4所示。



图3.4 功率放大器模块

## **3.2 程序设计**

FPGA软件控制系统程序流程图如图3.5所示。系统初始化后，开始读取ADS805的数据，每个时钟周期读取一个值，经过2048个时钟周期后，将所有的数据计算均方根，并根据公式求出此时应该调整的VG大小，以数字信号的形式传递至数模转换器TLV5638，结束后重新初始化程序，不断循环进行。



图3.5 系统程序流程图

# **四、测试方案与测试结果**

## **4.1测试仪器**

表4.1 测试仪器及型号

|  |  |  |
| --- | --- | --- |
| 仪器名称 | 型号 | 主要指标 |
| 直流稳压源 | RIGOL DP832 | 32V/3A |
| 数字存储示波器 | Tektronix TBS 2000B | 200MHz/双通道 |
| 函数发生器 | Tektronix AFG 1062 | 20MHz/双通道 |

## **4.2 测试方案与结果**

### **4.2.1 自动增益控制放大电路性能测试**

信号源输出频率100Hz~20kHz，幅值10mV~300mV之间的正弦信号接入系统的输入端。先测出系统输入电阻。然后固定频率，调节输入信号幅值，记录INA128输出端的信号幅值，并且观察信号是否失真。最后计算出所测信号的最大增益，并且将测试结果记录于表4.2中。

表4.2 自动增益控制放大电路性能测试结果

|  |  |  |  |
| --- | --- | --- | --- |
| 输入信号频率/Hz | 输入信号幅值/mV | 输出信号幅值/V | 信号是否失真 |
| 100 | 20 | 2.09 | 否 |
| 100 | 150 | 2.10 | 否 |
| 100 | 280 | 2.10 | 否 |
| 2k | 10 | 2.09 | 否 |
| 2k | 200 | 2.09 | 否 |
| 2k | 300 | 2.10 | 是 |
| 20k | 50 | 2.10 | 否 |
| 20k | 100 | 2.10 | 否 |
| 20k | 280 | 2.10 | 否 |
|  |  |  |  |

测试结果表明，自动增益控制放大电路输入阻抗远大于10kohm，最大增益不小于46dB，且输入正弦信号幅值较高，输出信号幅值波动小于1dB，满足题目要求。

### **4.2.2 分频电路与功率放大电路测试**

固定输入信号幅值约为20mV，调节输入信号频率从100Hz至20kHz，记录两个滤波器输出信号的幅值和两个负载电阻的功率，实验数据记录于表4.3中。

表4.3 分频电路与功率放大电路测试

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 输入信号频率/Hz | 高通滤波器输出信号有效值/V | 低通滤波器输出信号有效值/V | 负载电阻H的功率/W | 负载电路L的功率/W |
| 100 | 0 | 2 | 0 | 4.452 |
| 1k | 0.063 | 1.980 | 0 | 4.412 |
| 2k | 1.414 | 1.414 | 2.857 | 4.178 |
| 10k | 1.993 | 0.064 | 3.009 | 0 |
| 20k | 2 | 0 | 3.018 | 0 |

测试结果表明，分频电路能够较好的滤去高频和低频信号分量，且保证通过的信号不发生明显失真，且在通频带内信号幅度波动小于2dB。负载电阻的功率均大于4W，且信号不失真，满足题目要求。

# **五、结论**

系统以AGC自动增益控制电路、滤波器和功率放大器为核心模块设计制作了有源二分频音频放大电路。系统采用D/A模块使VCA824与FPGA进行通信，实现主从信息传递，从而实现自动增益控制。并将恒定输出信号通过两路四阶巴特沃斯滤波器，将信号分频，最后传入功率放大电路，对不同频段的信号进行功率放大。经测试，自动增益控制性能良好，滤波器模块能有效滤去高低频信号分量并且带内波动较小，功率放大电路中负载电阻功率均大于4W，且输出信号不失真。系统稳定可靠，各项指标均达到题目要求，并且输入信号范围是题目要求的2.8倍。

#### 附录